

CORR to US 5,621,467

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-256311

(43)公開日 平成8年(1996)10月1日

(51)Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 N 5/94			H 0 4 N 5/94	Z
H 0 3 M 13/00			H 0 3 M 13/00	
H 0 4 N 7/30			H 0 4 N 9/88	A
9/88			7/133	A

審査請求 未請求 請求項の数17 O L (全 14 頁)

(21)出願番号 特願平8-29194

(22)出願日 平成8年(1996)2月16日

(31)優先権主張番号 3 8 9 5 2 4

(32)優先日 1995年2月16日

(33)優先権主張国 米国 (U S)

(71)出願人 391000771

トムソン マルチメディア ソシエテ ア
ノニム
THOMSON MULTIMEDIA
S. A.

フランス国 クールベボワ ラ・デフアン
ス 5 プラス・デ・ボージュ 9

(72)発明者 マックス チェン

アメリカ合衆国 08536 ニュージャージ
ー州 プレインズボロ ハンターズ グレ
ン ドライブ 57-02

(74)代理人 弁理士 谷 義一 (外1名)

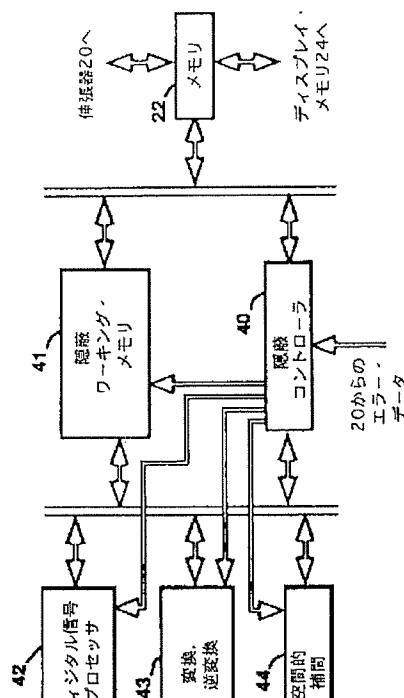
最終頁に続く

(54)【発明の名称】 ビデオ信号プロセッサ用の時間的-空間的エラー隠蔽装置および方法

(57)【要約】

【課題】 ビデオ信号プロセッサ用の時間的-空間的エラー隠蔽装置および方法を提供することを目的としている。

【解決手段】 ビデオ伸張(圧縮復元)システムは、損失したピクセル・データのブロックの置換データを生成するブロック・エラー隠蔽手段(22、41、42)を備えている。インタポレータは、空間的に(44)および時間的に(40)インタポレートされた、または予測されたデータのブロックを生成して、損失ブロックをそれで置きかえることで損失ブロックを隠すようにしている。空間的におよび時間的にインタポレートされたデータのそれぞれのブロック内のピクセル・データは、周波数スペクトルを表わす係数に変換される(43)。係数の置換ブロックは、あらかじめ決めた基準に従って、両方の変換ブロックからの係数からアセンブルされる。置換ブロックは空間領域に逆変換されて、損失ピクセル値の置換を行なう。



1

【特許請求の範囲】

【請求項 1】 紛失または壊れたピクセル・データのブロックに対して、置換ピクセル・データのブロックを生成する装置であって、

それぞれのイメージを表わすピクセル・データと、紛失または壊れている可能性のある前記ピクセル・データのブロック（以下、不良ピクセル・データと称す）を示すエラー・データのソースとを表わしているピクセル・データのソースと、

前記エラー・データを受けると動作して、不良ピクセル・データのブロックに空間的に隣接する位置に置かれたピクセル・データと、前記不良ピクセル・データのブロックに対応する、時間的に予測されたデータのブロックとを前記ソースからアクセスするコントローラと、不良ピクセル・データのブロックに空間的に隣接する位置に置かれた前記ピクセル・データを受けて動作して、空間的にインタポレートされたピクセル・データのブロックを生成するインタポレータと、前記空間的にインタポレートされたピクセル・データのブロックを表わす変換係数のマトリックスを生成し、前記時間的に予測されたデータのブロックを表わす別の交換係数のマトリックスを生成する変換回路と、あらかじめ決めた基準に応じて、さらに別の交換係数のマトリックスを形成するセレクトアであって、該さらに別のマトリックス内のそれぞれの係数を、前記空間的にインタポレートされたブロックを表わす前記変換係数のマトリックスから、または前記別の交換係数のマトリックスから前記基準に従って排他的に選択するセレクトアと、前記さらに別のマトリックスを逆変換して前記ピクセル・データの置換ブロックを生成する逆変換回路とを備えていることを特徴とする装置。

【請求項 2】 前記インタポレータは、不良ピクセル・データのブロックに空間的に隣接する位置に置かれた前記ピクセル・データを受けて動作して、不良ピクセル・データのブロックに空間的に隣接する位置に置かれたピクセル・データで表わされたイメージ・エリア内の有力なイメージ勾配の方向を検出するディジタル信号処理装置を含むことを特徴とする請求項 1 に記載の装置。

【請求項 3】 さらに別のマトリックスを形成する前記セレクトアは、前記有力なイメージ勾配に対応する方向性イメージ情報を表わす変換係数を含む変換係数のマトリックスを、前記空間的にインタポレートされたブロックを表わす前記変換係数のマトリックスから生成し、前記エッジ勾配に対応する方向性情報を表わす係数を除いて、前記別の交換係数のマトリックスから変換係数を選択することを特徴とする請求項 2 に記載の装置。

【請求項 4】 前記セレクトアは、前記空間的にインタポレートされたピクセル・データのブロックを表わす前記変換係数のマトリックスから、前記空間的にインタポレートされたブロックを表わす別の交換係数のマトリックスから、または前記別の交換係数のマトリックスから前記基準に従って排他的に選択するセレクトアと、前記さらに別のマトリックスを逆変換して前記ピクセル・データの置換ブロックを生成する逆変換回路とを備えていることを特徴とする装置。

2

それぞれの差を求める回路と、

それぞれの差をあらかじめ決めた変数“e”と比較するコンパレータとを含んでおり、

該セレクトアは、対応する差が前記変数“e”より小さいときは、該空間的にインタポレートされたピクセル・データのブロックを表わす該変換係数のマトリックスから対応する係数を選択し、対応する差が該変数“e”より大きいときは該さらに別の交換係数のマトリックスから対応する係数を選択することを特徴とする請求項 1 に記載の装置。

【請求項 5】 前記セレクトアは、前記不良データに隣接する位置に置かれたイメージ情報から前記変数“e”を生成する手段をさらに含んでいることを特徴とする請求項 4 に記載の装置。

【請求項 6】 さらに、前記不良ピクセル・データのブロックに隣接するイメージ・エリアのイメージ情報を表わすデータにตอบสนองして動作し、該不良ピクセル・データのブロックに隣接する前記イメージ・エリア内のイメージ特徴の相関の測定値 r を求める装置と、

しきい値 TH1 のソースと、前記相関測定値 r を前記しきい値 TH1 と比較し、相関測定値 r が TH1 より大であれば、前記別のマトリックスだけから係数を選択し、相関測定値 r が TH1 より小であれば、前記あらかじめ決めた基準に従って係数を選択するように前記セレクトアを条件づけるコンパレータとを備えていることを特徴とする請求項 4 に記載の装置。

【請求項 7】 さらに、別のしきい値 TH2（ただし、TH2 は TH1 より小である）のソースを備えており、

前記コンパレータは前記相関測定値 r を前記別のしきい値 TH2 と比較し、相関測定値 r が TH2 より小であれば、前記空間的にインタポレートされたピクセル・データのブロックを表わす変換係数のマトリックスだけから係数を選択するように前記セレクトアを条件づけ、 $TH2 < r < TH1$ ならば、前記あらかじめ決めた基準に従って係数を選択するように該セレクトアを条件づけるように構成されていることを特徴とする請求項 6 に記載の装置。

【請求項 8】 さらに、前記不良ピクセル・データのブロックに隣接するイメージ・エリアのイメージ情報を表わすデータにตอบสนองして動作し、該不良ピクセル・データのブロックに隣接する前記イメージ・エリア内のイメージ特徴の相関の測定値 r を求める装置と、

しきい値 TH1 のソースと、置換ピクセル・データのブロックを生成する手段と、前記相関測定値 r を前記しきい値 TH1 と比較し、該相関測定値 r が TH1 より大であれば、前記別のマトリックスだけから係数を選択し、相関測定値 r が TH1 より小であれば、前記あらかじめ決めた基準に従って係数を選択するように前記セレクトアを条件づけるように構成されていることを特徴とする請求項 7 に記載の装置。

TH1より小であれば、前記セクタからデータのブロックを出力するように、置換ピクセル・データのブロックを生成する前記手段を条件づけるコンパレータとを備えていることを特徴とする請求項1に記載の装置。

【請求項9】 さらに、しきい値TH2（ただし、TH2はTH1より小である）のソースを備えており、前記コンパレータは前記相関測定値rを前記別のしきい値TH2と比較し、相関測定値rがTH2より小であれば、前記空間的にインタポレートされたピクセル・データのブロックを出力するように、TH2<r<TH1ならば、前記セクタからデータのブロックを出力するように、置換ピクセル・データのブロックを生成する前記手段を条件づけるように構成されていることを特徴とする請求項8に記載の装置。

【請求項10】 前記不良ピクセル・データのブロックに隣接するイメージ・エリアのイメージ情報を表わすデータに応答して動作し、イメージ特徴の相関の測定値rを求める前記装置は、該不良ピクセル・データのブロックに隣接するピクセル・データのブロックにおける、少なくともイメージ勾配の相対的相関を求める装置を備えていることを特徴とする請求項8に記載の装置。

【請求項11】 前記不良ピクセル・データのブロックに隣接するイメージ・エリアのイメージ情報を表わすデータに応答して動作し、イメージ特徴の相関の測定値rを求める前記装置は、さらに、該不良ピクセル・データのブロックに隣接するピクセル・データのブロックにおけるイメージ・モーション（動き）の相対的相関を求める装置と、前記イメージ・モーションの相対的相関と前記イメージ勾配の相対的相関を表わす値の加重和を得て、前記相関測定値rを生成する装置とを備えていることを特徴とする請求項8に記載の装置。

【請求項12】 前記不良ピクセル・データのブロックに隣接するイメージ・エリアのイメージ情報を表わすデータに応答して動作し、イメージ特徴の相関の測定値rを求める前記装置は、さらに、該不良ピクセル・データのブロックに隣接するブロックと、該不良ピクセル・データに隣接するブロックの予測ブロックに対応するブロックとの間の時間的相関測定値を求める手段と、前記イメージ・モーションの相対的相関と、前記イメージ勾配の相対的相関と、前記時間的相関測定値とを表わす値の加重和を得て、前記相関測定値rを生成する装置とを備えていることを特徴とする請求項11に記載の装置。

【請求項13】 イメージ・モーションの相対的相関を

モーションの相対的相関を計算する装置を含むことを特徴とする請求項11に記載の装置。

【請求項14】 紛失または壊れているピクセル・データのブロック（以下不良ブロックと称す）に対して、ピクセル・データのブロックを生成する方法であって、ピクセル・データのブロックと、該ブロックのどれが不良ブロックであるかを示すエラー信号を出力し、不良ブロックに隣接するピクセルのブロックにおける有力なイメージ勾配を判断し、前記エラー信号に応答して、前記不良ブロックに対する置換データのブロックを、前記有力なイメージ勾配に従って空間的にインタポレートし、前記エラー信号に応答して、該不良ブロックに対する置換データのブロックを時間的に予測し、空間的にインタポレートされた置換ブロックを、周波数スペクトルを表わす変換係数TC1のブロックに変換し、時間的に予測された置換ブロックを、周波数スペクトルを表わす変換係数TC2のブロックに変換し、前記変換係数TC1とTC2のブロックからそれぞれの係数を、あらかじめ決めた基準に従って選択することによって別の係数のブロックを作り、前記別の係数のブロックを逆変換して置換ピクセル・データのブロックを出力することを特徴とする方法。

【請求項15】 不良ブロックに隣接するピクセルのブロックにおける有力なイメージ勾配を求め、該有力なイメージ勾配に従って空間的にインタポレートすることを含み、前記選択するステップは、有力な勾配に沿ったイメージ情報を表わす係数だけを、前記変換係数TC1のブロックから選択し、残りの係数を変換係数TC2のブロックから選択することを含むことを特徴とする請求項14に記載の方法。

【請求項16】 前記選択するステップは、エラー値“e”を得て、変換係数TC1とTC2のブロックにおける対応する係数間の差を求め、それぞれの差がエラー値“e”より小であれば、変換係数TC1のブロックから係数を選択し、そうでなければ、変換係数TC2のブロックからそれぞれの係数を選択することを含むことを特徴とする請求項14に記載の方法。

【請求項17】 値“e”を得るステップは、不良ブロックに隣接するデータのブロックと、該不良ブロックに隣接する該データのブロックに対応する時間的に予測されたブロックを得て、前記時間的に予測されたブロックと対応するブロック内の対応するデータ間の差を求め、

前記差がエラー値“e”より小であれば、変換係数TC1のブロックから係数を選択し、そうでなければ、変換係数TC2のブロックからそれぞれの係数を選択することを含むことを特徴とする請求項14に記載の方法。

方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、損傷または損失したピクセル値の2次元ブロックを、再生されたイメージで置換するためのエラー隠蔽（エラーコンシールメント；error concealment）装置および方法に関する。

【0002】なお、本明細書の記述は本件出願の優先権の基礎たる米国特許出願第08/389,524号（1995年2月16日出願）の明細書の記載に基づくものであって、当該米国特許出願の番号を参照することによって当該米国特許出願の明細書の記載内容が本明細書の一部分を構成するものとする。

【0003】

【従来の技術】例えば、離散コサイン変換(discrete cosine transform)を利用するシステムのように、ビデオ（映像）データをブロック単位で圧縮するタイプのビデオ信号伝送システムでは、データ損失および/またはデータ損傷がブロック単位（例えば、16×16のピクセル配列）で頻繁に発生している。これらの伝送システムは、すべてのエラーを訂正するだけの十分なオーバーヘッドをサポートしていないのが通常であり、むしろ、損失データに密接に近似する置換（代用）データを得るためのエラー隠蔽手法に依存している。米国特許第4,807,033号（発明者Werner Keesen 他、1989年2月21日特許）は、イメージ（画像）データの2次元ブロックを置換するためのエラー隠蔽システム(error concealment system)を開示している。このシステムは、損失データのブロックを検出し、空間領域(spatial domain)中の損失イメージ・データを、インタポレーション（補間）法を用いて周囲のピクセルから生成したピクセル値で置換する装置を含んでいる。周囲のピクセルが検査され、イメージ・エッジ（勾配）の存在が確かめられたあとで、インタポレーションが行われて、ピクセル値の損失または損傷したブロックを置換するためのピクセル値のブロックを生成している。

【0004】本明細書で用いられている方向性インタポレーション(directional interpolation)とは、特定の方向を選ぶインタポレーションを行なうことによりピクセル値を生成するプロセスのことである。図1に示すように、それぞれの四角形またはブロックは、ブロック・ベースの圧縮の基礎を形成するそれぞれのイメージ・エリア（区域）を表わしている。それぞれの四角形またはブロック内のドットはピクセル値を表わし、この例では、白または黒のイメージ・ポイントを表わしている。ドットがないセンタ・ブロックは、置換ピクセルを生成する必要のある損傷ブロックを表わしている。例えば、センタ・ブロックを取り囲む2行(row)のピクセル内の

ける対角線上のホワイト・ラインと判断される。そのあと、勾配情報に基づいて、検出された優勢な勾配の方向にインタポレーションが行なわれる。図に示すように、ある矢印上に位置するピクセルは、隣接するブロック内にあって、それぞれの矢印の延長線上に現れるピクセルから生成される。

【0005】Keesen他の装置では、イメージ勾配情報が検出され、単一の勾配について1つの方向性インタポレーションが行なわれている。優勢な勾配が2つ以上検出されたときは、優勢な勾配の各々について方向性インタポレーションが行なわれ、方向性インタポレートされた、それぞれのピクセル・ブロックの算術和が置換ブロックとして利用されている。

【0006】

【発明が解決しようとする課題】インタポレートされた、それぞれのピクセル・ブロックの和をとると、それぞれのピクセル値に等しいウェイトが与えられるので、イメージの特徴をばかす傾向がある。垂直ブラック・ラインの背後に水平ホワイト・ラインがあるグレイ・イメージについて考えてみることにする。垂直インタポレーションを行なうと、垂直ブラック・ラインを含む、グレイ・ピクセルのブロックが生成されることになる。水平インタポレーションを行なうと、水平ホワイト・ラインを含む、グレイ・ピクセルのブロックが生成されることになる。これらのインタポレートされたブロックの算術平均は、ブラックより明るい垂直ラインとホワイトより暗い水平ラインとを含み、グレイ・エリアがこれらのラインの交点に位置しているグレイ・ピクセルのブロックとなる。

【0007】

【課題を解決するための手段】本発明は、Keesen他のエラー隠蔽装置を改良したものであり、損失ブロックの置換データを生成するブロック・エラー隠蔽手段を含んでいる。インタポレーション装置は、空間的にかつ時間的にインタポレートされた、または予測されたデータ・ブロックを生成して、損失ブロックを隠蔽するようにしている。空間的および時間的にインタポレートされたデータの、それぞれのブロック内のピクセル・データは、周波数スペクトルを表わす係数に変換される。係数の置換ブロックはあらかじめ決めた基準に従って、両方の変換ブロックからの係数からアセンブルされる。この置換ブロックは、損失ピクセル値を置換するために、再び空間領域に戻されるように変換される。

【0008】特定の実施例では、損失ブロックに隣接するブロック内のパラメータの相対相関(relative correlation)が判断される。相対相関があらかじめ決めた範囲内にあれば、前記の置換ブロックがブロック・エラー隠蔽のために使用される。他方、相対相関が範囲を超えて

ロックが、それぞれブロック・エラー隠蔽のために使用される。

【0009】

【発明の実施の形態】ブロック・ベースのエラー隠蔽を行なうためには、損失または損傷した信号ブロックを判別することが必要である。この目的のために、本発明の実施例で処理される送信信号は、トランスポート・パケット形式になっているものと想定する。各パケットはヘッダ、ペイロード(payload)、および連続性(continuity)および/またはチェック・バイトからなっている。ヘッダは、ペイロードに入って伝達される圧縮ビデオ・データのそれぞれのブロックが、空間的に再生イメージ内のどこに置かれているか(ロケーション)を示すのに十分な情報を含んでいる。チェック・バイトは、起こり得る、ほとんどすべてのエラーのエラー検出と、少なくとも部分的エラー訂正を可能にする形体になっている。この種の信号フォーマットの例としては、米国特許第5,247,363号に記載されているものがある。損失ブロックを検出するために、本発明で実現できる公知の方法としては、他にも存在することは勿論である。

【0010】図2は、上述した信号を処理するための一般形体の受信装置を示したものである。例えば、アンテナ(図示せず)からの送信信号は、チューナ/復調器(tuner/demodulator)10に入力され、そこからベースバンド信号が出力される。ベースバンド信号は正方向エラー訂正(forward error correction - FEC)デコーダ12に入力され、そこで送信信号が検査され、伝送チャネルで発生したエラーが、デコーダのエラー訂正機能に従って訂正される。FECデコーダ12からのエラー訂正データはレート・バッファ(rate buffer)14に入力される。このレート・バッファ14はFECデコーダ12からデータを、相対的に一定のレートで受け取り、要求に応じてデータを後続の処理エレメントへ出力する。バッファからのデータはフレーム・チェック・シーケンス(frame check sequence - FCS)デコーダ16に入力され、そこでエラー訂正データに未訂正エラーがないかどうか、トランスポート・パケットに付加されたFCSチェック・ビット(または、例えば、連続性チェック・カウンタ値)に従って検査される。

【0011】FCSデコーダ16は、それぞれのトランスポート・パケットにデータ・エラーが含まれるかどうかを示すエラー信号EDと一緒に、トランスポート・パケットDをエレメント18に渡す。エラー・データを受けると、エレメント18はデータ・エラーを含んでいるトランスポート・パケットを破棄する。エラーのないトランスポート・パケットはビデオ・データとトランスポート・ヘッダ・データに分離される。トランスポート・ヘッダ・データとエラー・データEDは、データが損失

6409A)、出願番号08/017,455、1993年2月12日出願、発明の名称「デジタル・ビデオ処理システムにおけるエラー隠蔽装置(APPARATUS FOR CONCEALING ERRORS IN A DIGITAL VIDEO PROCESSING SYSTEM)」に記載されている。エレメント18は、エラーのないビデオ・データとエラー・トークンEDを伸張器(decompressor-圧縮復元)20に渡す。エラー・トークンには、いくつかの機能がある。例えば、特定のエラー・トークンは、特定のフレーム・タイプでは、伸張器が損失ブロックを単純にスキップするように条件づける場合がある。この場合には、先行フレームからの伸張されたデータは、同一場所に置かれたイメージ・エリア(collocated image area)から繰り返されるだけである。これは、一種の時間的インタポレーションまたはブロック置換である。他にも、別のエラー隠蔽プロセッサ26に渡されるエラー・トークンもある。

【0012】伸張器20は、伸張プロセスでメモリ22のフレームを使用する。このメモリは、圧縮ビデオ信号とデコード化ビデオ信号の両方のフレームをストアしておいて、動き補償予測デコード化(motion compensated predictive decoding)とエラー隠蔽のプロセスで使用されるように構成することが可能である。デコード化イメージ情報は、そのあとで、ディスプレイ・メモリ24へ転送される。この情報は、ラスタ形式でメモリ24からアクセスされて表示される。このように構成された伸張器は、デコード化動きベクトル(motion vector)を少なくとも1フレームの一部の期間の間、メモリ22にストアしておき、エラー隠蔽で使用するようにする。

【0013】エラー隠蔽エレメント(プロセッサ)26はメモリ22内のデータと作用し合って、エラー・トークンで識別されたピクセル値のブロックの置換イメージ・データを生成する。ルミナンス(輝度)とクロミナンス信号成分は別々にではあるが、類似のプロセスによって伸張され、そのあと表示のために再結合される。エラー隠蔽に関する以下の説明では、ルミナンス成分におけるエラーの隠蔽を中心に説明する。クロミナンス成分におけるエラーも、図示していない類似の並列装置によって同じように隠蔽することが可能である。しかし、パラメータの評価は、単一の信号成分(例えば、ルミナンス)について行なわれ、その評価結果は、すべての成分についてブロック・エラー隠蔽のタイプを判別するために使用することが可能である。

【0014】図3は、図2のエラー隠蔽装置(プロセッサ)26の一実施例の機能を示す図である。図3において、ブロック30と31は、伸張されたデータがそこからアクセスできるメモリを表わしている。エレメント30からのデータは、損失データBを取り巻くデータである。エレメント31からのデータTRは、好ましくは、損失データBの垂直方向の上下位置をプロセッサ26の

ロックを時間的に予測したものである。これとは別に、ブロックTRは、ブロックBと同じ個所に置かれた先行フレームからのデータを表わしている場合もある。このことから理解されるように、ブロックBの右側と左側のブロックが同じトランスポートブロックに収容されていると、これらのブロックも損失または紛失している可能性がある。しかし、そのようなことが起こったとしても、ブロックBの左側のブロックは、システムが左から右へ向かってエラー隠蔽を行えば、置換ブロックとなることができ、その場合には、ブロックBの右側のブ
10 ロックだけが紛失（ミッシング）している可能性がある。エレメント30と31からのデータは評価され、紛失ブロックBについて行なうべきエラー隠蔽のモードが判断される。この評価を容易にするためには、まず、ブロックBの紛失データを、場合によっては、ブロックBの右側と左側のブロック（これらも紛失している場合）を、あらかじめ決めたある値（例えば、グレイを表わす）で、場合によっては、ブロックTRの平均輝度レベルで置き換えると、有益な場合がある。

【0015】実行すべき隠蔽モードを判断するために行なわれるイメージ評価（32）としては、2または3タイプのものがある。第1の評価はイメージ・モーション（動き）に対するものである。イメージ・モーション評価の一例では、以下に説明するように、紛失ブロックの上と下のブロックの動きベクトルの大きさと相対相関を調べている。第2の評価はエッジや勾配などの、主要なイメージの特徴を評価するものである。エッジ評価の一例では、以下に説明するように、損失ブロックBを取り巻くエリア内の有力なエッジと、同一個所に置かれたブ
20 ロックTR内の有力なエッジとを判別し、ブロックBとTR内のエッジ間の相関も検査している。第3の評価は、デコード化しようとしている現フレームと先行フレームの同一個所のエリアとの間のイメージ差の大体の測定を行なうものである。上述したそれらの評価から、近似測定値が引き出せ、この測定の相対的値に応じて、3モードのエラー隠蔽のうちの1つが実行される。

【0016】第1モードのエラー隠蔽35は、現フレームと先行フレームの間に高い相関が存在するとき実行され、損失ブロックBを時間的に予測されたブロックTRで、単純に時間的に置換するものである。第2のモード
40 の置換34は、低い相関が近似測定値によって示されたとき実行され、空間的インタポレーションによって隠蔽を行なうものである。この場合のインタポレーションは、近隣イメージ・エリアで判別された有力な1つのエッジまたは複数のエッジの方向に従う、方向性インタポレーションである。第3モードの置換33は、前記の2モードを結合したものである。この結合は空間周波数領域で行なわれ、有力エッジの周波数成分は、エッジを表わす周波数成分を除く。ブロックBの周波数成分は、

れた周波数成分は逆変換され、損失ブロックの隠蔽データが得られる。

【0017】このタイプのエラー隠蔽プロセスによると、動きのないイメージから顕著な動きのあるイメージまでの範囲にわたって、高解像度置換ブロックを生成することと、動きが存在するときアーティファクト(artifact)が低減したブロックを生成することの間に、非常に有利な交換（トレードオフ）が得られる。中間的相関をもつイメージの場合、空間的インタポレーションと時間的インタポレーションを結合すると、低い解像度を持ち、低減した動きアーティファクトをもつフォアグラウンド（前景）イメージと、高い空間的解像度をもつバックグラウンド（背景）イメージが得られるので、置換イメージ・ブロック全体が高い空間的解像度で表示されるという利点がある。

【0018】図4は、エラー隠蔽装置の例を示すブロック図である。図示の機能はC-Cube Microsystems 社(Milpitas, CA 95035)提供のCLM4100 Multimedia Accelerator（マルチメディア・アクセレータ）のような、特殊目的のプロセッサにプログラムすることが可能であり、また、図示のように個別的回路エレメントで実現することも可能である。本装置は、変換・逆変換デバイス(transform, inverse transform device)と呼ばれるエレメント43を含んでいる。以下では、この変換と逆変換は、それぞれ高速フーリエ変換(Fast Fourier Transform - FFT)と逆高速フーリエ変換(Inverse Fast Fourier Transform - IFFT)を中心にして説明する。なお、信号処理分野の精通者ならば理解されるように、他の変換、特に、例えば、離散コサイン変換(Discrete Cosine Transform - DCT) およびその逆変換(IDCT)を使用することも可能である。

【0019】図4において、伸張器20からのエラー・データは、例えば、マイクロプロセッサなどの、隠蔽コントローラ40をトリガし、損失したデータ・ブロックに対するインタポレート・データを生成する。このプロセスをさらに進めるために、コントローラ40は、動きベクトルと、損失ブロックを取り巻く伸張されたイメージ・データとをメモリ22からアクセスし、ブロックTRに対応する先行イメージ・フレームからの同一個所に置かれたデータをアクセスする。このデータはワーキング・メモリ(working memory)41へ転送することが可能である。そうすれば、隠蔽処理オペレーション期間にメモリ22でメモリ・アクセス競合が起こるのを、少なくとも部分的に防止することができる。

【0020】イメージ分析は、隠蔽コントローラ40の制御の下でデジタル信号プロセッサ42によって行なわれる。このデジタル信号プロセッサには、例えば、Texas Instruments Inc. (Dallas, Texas)提供のタイプTMS320C41、TMS320C42を使用することが可能である。

セスされ、損失ブロックを取り巻くイメージ・エリアのエッジまたは勾配分析が行なわれる。例えば、損失ブロックがN x Nピクセル・マトリックスを含んでいれば、損失ブロックがその中央に置かれている2 N x 2 Nピクセルのスーパーブロック(superblock)をメモリ41からアクセスすることができる。損失ピクセル・データは分析を行なう前に中間グレイ値で置き換えることができる。スーパーブロックの有力な勾配が判断され、その角度シータ: Theta(M)が記録される。例えば、先行フレームまたは最も近いアンカ・フレームからのピクセル値の予測ブロックはメモリ41からアクセスされ、デジタル信号プロセッサ42に入力されて勾配分析が行なわれる。ブロック(T R)の有力な勾配が判断され、その角度Theta(T)が記録される。そのあと、値Theta(M)とTheta(T)はデジタル信号プロセッサに入力され、次の関数に従って相関が求められる。

*

$$g_x = X_{i-1,j+1} - X_{i-1,j-1} + X_{i,j+1} - X_{i,j-1} + X_{i+1,j+1} - X_{i+1,j-1} \quad (1)$$

$$g_y = X_{i+1,j-1} - X_{i-1,j-1} + X_{i+1,j} - X_{i-1,j} + X_{i+1,j+1} - X_{i-1,j+1} \quad (2)$$

これは、次の3 x 3 Prewitt畳み込みマスク・オペレータ(convolutional maskoperator)を適用したのと等価である。

※

$$g_x = \begin{bmatrix} -1 & 0 & 1 \\ -1 & 0 & 1 \\ -1 & 0 & 1 \end{bmatrix}$$

$$g_y = \begin{bmatrix} -1 & -1 & -1 \\ 0 & 0 & 0 \\ 1 & 0 & 1 \end{bmatrix}$$

【0026】(i, j)における勾配の大きさGと角方向φは、次式から得られる。

★

$$G = \sqrt{g_x^2 + g_y^2}$$

$$\Phi = \tan^{-1} (g_y/g_x)$$

(3)

【0028】これらの勾配測定値は、紛失または損傷ブロックを取り巻く近隣の各(i, j)座標ごとに計算される。それぞれの勾配角度の値は、例えば、最も近い22.5度に丸められ、8個の方向性カテゴリD1-D8の1つに対応づけられる。勾配角度によって決まる方向をもつ、それぞれの(i, j)近隣ピクセル座標を通過するように引かれたラインが紛失ブロックを通過する場合には、その特定の(i, j)ピクセル座標に投票権(vote)が与えられる。投票権をもつ方向性カテゴリD1-D8は、関連の方向性勾配の大きさを加算することにより、相互に排他的に累算される。つまり、方向性カテゴリD1をもつ、投票権をもつ座標の大きさは累算されて1つの和が作られ、方向性カテゴリD2をもつ、投票権をもつ座標の大きさは累算されて第2の和が作られる。以下同様である。最大の累算和を示す方向性カテゴリにより、ピクセルのインタポレーション方向が決まる。

【0029】勾配情報を検出する別の方法について、図5を参照して説明する。図5中のサークルは、スーパーブロックのDFTの係数値を表し、垂直周波数成分と水平

*【0021】

【数1】 $r_d = \cos(\text{Theta}(M) - \text{Theta}(T))$

上記において、 r_d はイメージ勾配相関測定値と呼ばれる。

【0022】空間領域では、DSP42は、損失ブロックを取り巻くピクセルによって表わされた有効なイメージ勾配を判断したあとで、有力な局所的イメージ輪郭を識別するのに役立つ(またはイメージ・エッジの向きを最も強く特徴づける)上部の1つまたは2つの勾配方向を選択するようにプログラムされている。

【0023】イメージ・エッジまたは勾配は、次のように求めることができる。それぞれのピクセル・ロケーションx(i, j)の局所的エッジ勾配 g_x と g_y は、次式から計算される。

【0024】

*

【数2】

※【0025】

【数3】

★【0027】

【数4】

数はイメージの空間周波数係数を表わし、この例では、16 x 16ピクセル・マトリックスに対応している。 f_v 軸と f_h 軸の交点に位置する係数はDC、つまり、マトリックス上の平均輝度レベルに対応している。垂直軸 f_v の右側の係数は、水平周波数が増加することを表わし、水平軸 f_h の上の係数は、垂直周波数が増加することを表わしている。垂直軸の左側と下の係数は、前記周波数成分の共役を表わしている。

【0030】図5に示す例では、135°フィルタ、90°フィルタおよびHフィルタと名付けた係数グループが示されている。Hフィルタと名付けたグループに属する係数は選択された係数を含んでおり、これらは一般的に水平イメージ勾配に対応している。90°フィルタと名付けたグループに属する係数は選択された係数を含んでおり、これらは一般的に垂直イメージ勾配に対応している。135°フィルタと名付けたグループに属する係数は選択された係数を含んでおり、これらは一般的に水平に対して135度のイメージ勾配などに対応している。

13

向を表わしている)、その和を正規化し、それぞれの正規化和を比較して、最大の正規化和を判断するだけでよい。最大の正規化和をもつグループに関連する角度Theta(M)が有力なイメージ勾配である。

【0031】勾配分析は、メモリ41からの該当するピクセル・データを変換装置43に入力することによりスーパーブロックについて行なうことができ、その結果得られた対応する係数は上述した分析のためにストアされる。この分析はデジタル信号プロセッサ(DSP)42で行なわれる。予測ブロックTRのイメージ勾配は、
10 ブロックTRのピクセル・データをエレメント43で変換し、係数をメモリ41にストアし、それぞれのグループの係数を分析することにより、同じように求めることができる。この勾配分析方法が使用されるときは、変換係数は、下述する以後の処理のためにメモリに保存されている。

【0032】イメージ・モーション(動き)の分析も行なわれる。例示したモーション分析では、6個の動きベクトル相関測定値が得られ、6個の重み付けした(加重)平均値が方向性大きさ相関測定値 r_i として得られる。この分析で使用される動きベクトルは、TOP-1、TOP、TOP+1、BOT-1、BOT、およびBOT+1と名付けられており、図6に示すように紛失ブロックの上下に位置するブロックに関連するベクトルである。ここで注意すべきことは、MPEGデータでは、動きベクトルはルミナンスを表わす2x2ブロック・マトリックスを含み、各々が8x8ピクセル・マトリックスを表わしているマクロブロックに関連づけられていることである。ブロック置換(隠蔽)が8x8ピクセル単位で行なわれる場合は、1つの方向性大きさ相関が4個のブロックに利用されることになる。しかし、MPEG環境では、マクロブロック(macroblock)の1つのブロックだけが損失する可能性よりも、むしろ、それぞれのマクロブロックのすべてのブロックが同時に損失する可能性があるため、すべての分析はマクロブロック単位で行なわれ、隠蔽はマクロブロック単位で行なわれている。従って、MPEG環境では、図6に示すブロックはマクロブロックを表わしているものと理解する必要がある。

【0033】損失ブロックの近隣のブロックに関連する動きベクトルはメモリ41からアクセスされ、DSP
42に入力される。DSP 42はコントローラ40の制御を受けて、次に示す相関係数を計算する。

【0034】

【数5】

14

$$r_1 = \frac{V_{TOP} * V_{TOP-1}}{|V_{TOP}| |V_{TOP-1}|}$$

$$r_2 = \frac{V_{TOP} * V_{TOP+1}}{|V_{TOP}| |V_{TOP+1}|}$$

$$r_3 = \frac{V_{BOT} * V_{BOT-1}}{|V_{BOT}| |V_{BOT-1}|}$$

$$r_4 = \frac{V_{BOT} * V_{BOT+1}}{|V_{BOT}| |V_{BOT+1}|}$$

$$r_5 = \frac{V_{BOT} * V_{TOP}}{|V_{BOT}| |V_{TOP}|}$$

$$r_6 = \frac{|V_{BOT}| |V_{TOP}|}{(\text{MAX}(|V_{BOT}| |V_{TOP}|))^2}$$

【0035】上記において、 $V_{(i)}$ は、ブロックiに関連する動きベクトルである。例えば、 V_{BOT-1} はブロックBOT-1に関連する動きベクトルである。方向性大きさ相関測定値 r_i は次の関係式に従って生成される。

【0036】

【数6】 $r_i = (K1) \text{Max}(t_i, 0) + (K2) \text{Max}(\text{Max}(r_1, r_2), 0) + (K3) \text{Max}(\text{Max}(r_1, r_2), 0) + (K4)r_6$

定数K1-K4の値を例示すると、それぞれ0.6、0.15、0.15、および0.1である。なお、計算回数を少なくするには、 r_1 、 r_2 、および r_5 だけを適切なK位取り因数(スケールファクタ)と共に使用すると、有効性が若干低下するだけで r_i を計算することができる。

【0037】前述のベクトル分析では、それぞれのブロックが同じ種類の動きベクトルをもつものと想定している。しかし、MPEG圧縮ビデオ信号プロトコルは、動きベクトルをもたないブロック(Iフレーム)、正方向動きベクトルをもつブロック(Pフレーム)、および正方向と逆方向の動きベクトルをもつブロック(Bフレーム)、さらに、上記各タイプの動きベクトルを組み合わせたフレームをサポートしている。前述の動きベクトル相関分析が意味をもつのは、式 $r_1 - r_6$ の各々に含まれる動きベクトルをもつ、それぞれのマクロブロックのペアが同一タイプである場合だけである。従って、それぞれの動きベクトルのペアについてテストが行なわれてから、式に挿入されるようにしている。このテストは、コントローラ40またはDSP 42で、あるいはこれらを組み合わせたもので行なうことが可能である。

【0038】上記に代わる動きベクトル相関計算を示したのが図7であり、その計算では、異なるタイプの動きベ

に、図6に示すペアのブロックのブロック・タイプがアクセスされる {80}。ブロックはテストされ {81}、ブロックが同一タイプのベクトルを含んでいるかどうか判断される。含んでいなければ、ペアのブロックのベクトル相関 $v(n)$ はゼロにセットされる {83}。ブロックが同一タイプのベクトルを含んでいれば、そのブロックがテストされ {82}、共にIブロックであるかどうか判断される。そうであれば、これらのブロックはベクトルを含んでいないので、そのペアのブロックのベクトル相関 $v(n)$ はゼロにセットされる {84}。ペアのブロックが共にIブロックでなければ {82}、それらはテストされ {85}、これらが共に逆方向ベクトルを含んでいるかどうか判断される。含んでいれば、ベクトル相関 $v(n)$ が次式に従って計算される {86}。

【0039】 $v(n) = \cos(vb(i) \text{ と } vb(i+1) \text{ 間の角度})$

上記において、 $vb(i)$ と $vb(i+1)$ は、それぞれブロック (i) と $(i+1)$ からの逆方向ベクトルに対応するものである。

【0040】 {85} で、ブロックが共に逆方向ベクトルを含んでいなければ、テストが行なわれ {87}、両方のブロックが正方向ベクトルだけを含んでいるかどうか判断される。そうであれば、ベクトル相関 $v(n)$ が次式に従って計算される {88}。

【0041】 $v(n) = \cos(vf(i) \text{ と } vf(i+1) \text{ 間の角度})$

上記において、 $vf(i)$ と $vf(i+1)$ は、それぞれブロック (i) と $(i+1)$ からの正方向ベクトルに対応するものである。

【0042】 両方のブロックがこの時点で正方向ベクトルだけ、または逆方向ベクトルだけを含んでいなければ、

$$r_p = \frac{\left(\sum_{j=0}^{15} \sum_{i=0}^{15} TOP_{ij} TOP_{ij} \right) + \left(\sum_{i=0}^{15} TOP_{ij} \right) \left(\sum_{j=0}^{15} TOP_{ij} \right)}{16 \times 16 \times STD(TOP) STD(TOPP)}$$

【0047】 上記において、 TOP_{ij} は、 16×16 ピクセルのブロックを想定したときの、紛失ブロックの上のブロックにおけるピクセル値を示している。 TOP_{ij} は、紛失ブロックの上のブロックに対応する予測ブロックのピクセル値を示し、STDは標準偏差を表わしている。予測ブロックTOPPを判断するとき、ブロックTOPがIタイプのブロックでなければブロックTOPからの動きベクトルが使用され、Iタイプのブロックの場合には、ゼロ値の動きベクトルが使用される。 r_p の計算はDSP 42で行なうことも、コントローラ40で行なうことも、その両方で行なうことも可能である。

【0048】 下のブロックBOTについても、上記と同様に計算を行なうことができる。その時間的予測の精度を

*ば、共に正方向ベクトルと逆方向ベクトルの両方を含んでいなければならない。ベクトル相関 $v1$ はペアの逆方向ベクトルについて計算され、ベクトル相関 $v2$ はペアの正方向ベクトルについて計算される。ただし、

$v1 = \cos(vb(i) \text{ と } vb(i+1) \text{ 間の角度})$ および

$v2 = \cos(vf(i) \text{ と } vf(i+1) \text{ 間の角度})$

ペアのブロックのベクトル相関 $v(n)$ は $v1$ と $v2$ のうち大きい方である {89}。各ペアのブロック (例えば、図6に示すように、TOP、TOP-1; TOP、TOP+1; BOT、BOT-1; BOT、BOT+1; BOT、TOP) が検査され、対応するベクトル相関が求められると、必要とするペアのブロック (またはマクロブロック) がすべて処理されたかどうかを確かめるチェックが行なわれる {90}。処理されていないペアがアクセスされ {80}、処理される。すべてが処理されていれば、相関測定値 r_m が次式に従って生成される。

【0043】

【数7】

$$r_m = \sum_{i=1}^N K(n) v(n)$$

【0044】 上記において、正方向タイプと逆方向タイプの $K(n)$ は同じ値であるが、正方向ベクトルと逆方向ベクトルを共に含んでいるペアのブロックに関連する $v(n)$ の $K(n)$ はより大きな値になっている。

【0045】 時間的相関測定またはエラー分析 r_e は次式に従って行なわれる。

【0046】

【数8】

る。上のブロック (TOP) と下のブロック (BOT) の両方について計算を行なう場合は、 r_e 値の大きい方が時間的相関測定値 r_e として選択される。

【0049】 異なる相関測定値 r_p 、 r_m および r_e は、次式に従って加算されて、全体的相関パラメータ r が得られる。

【0050】

【数9】 $r = \beta 1(r_p) + \beta 2(r_m) + \beta 3(r_e)$

上記において、 $\beta 1$ 、 $\beta 2$ 、および $\beta 3$ は、例では、それぞれが0.6、0.2および0.2の値をもつ定数である。エラー隠蔽モードは、 r の相対的大きさによって判断される。 r がしきい値TH1より大で、近隣イメージ相関が高いと判断されたら、紛失ブロックの隠蔽

置換によって行なわれる。r がしきい値 TH 2 より小さく ($TH 2 < TH 1$)、近隣イメージ相関が相対的に低いことを示していれば、紛失ブロックの隠蔽は、空間的インタポレーションによって生成されたブロックを置換することにより行なわれる。 $TH 2 \leq r \leq TH 1$ ならば、隠蔽は、空間的インタポレーションと時間的置換の組合せにより行なわれる。これについては、以下で説明する。TH 1 と TH 2 の値の例は、それぞれ 0.9 と 0.4 である。

【0051】相関測定値の 3 つをすべて計算して利用する必要はなく、例えば、相関測定値の 2 つだけを使用しても、許容し得る結果が得られる。別の方法として、他の相関値/測定値を、値 r を作るミックスに加えることも可能である。さらに、係数 $\beta 1$ 、 $\beta 2$ および $\beta 3$ の一方または他方をゼロにセットすることが可能である。

【0052】上述したプロセスを、図 7 のフローチャートを参照して説明する。フローチャートから理解されるように、係数測定値 r_{ms} 、 r_{p} 、および r_{e} を求めるときの順序はどの順序にすることも可能である。図 7 では、測定値 r_{p} が最初に計算される {60}。次に、該当する動きベクトルがアクセスされ、相関測定値 r_{ms} が求められる {61}。損失ブロックに近隣のブロックのピクセル値がアクセスされ {62}、エッジ勾配 r_{e} が求められる {63}。それぞれの測定値 r_{p} 、 r_{ms} および r_{e} は重み付けされ、加算されて、空間的および時間的に周囲に置かれたブロックの相関測定値が得られる {64}。

【0053】相関パラメータ r の値は、隠蔽コントローラ 40 で 2 つのしきい値 TH 1 および TH 2 と比較される。r が TH 1 より大であれば、不良または紛失ブロックに対する置換ブロックが時間的置換によって生成される。これは、現フレーム期間に、メモリ 22 のディスプレイ部分において紛失ブロックをブロック TR で置き換えることにより、コントローラ 40 で行なわれる。値 r が TH 2 より小であれば、隠蔽は空間的にインタポレートされたブロックを代用することにより行なわれる。これは、ワーキング・メモリ 41 からスーパーブロックをアクセスし、このピクセル・マトリックスを空間的インタポレータ 44 に入力することにより行なうことができる。このインタポレータ 44 は、方向性または双方向性空間的インタポレーションを含む、公知のインタポレーション手法によって、有力なイメージ勾配 (1 つまたは複数) の方向に従って置換ブロックを生成することも可能である。上記とは別に、 $TH 2 \leq r \leq TH 1$ ならば、隠蔽は空間的インタポレーションと時間的インタポレーションの組合せによって行なわれる。これについては、図 9 を参照して以下に説明する。

【0054】図 9 に示すように、ブロック 900 は、有

有力なエッジまたは勾配を検出する装置を表わしている。有力なエッジまたは勾配の方向を示すインデックスは勾配マスク 904 に入力される。スーパーブロックは FFT 903 に入力され、この FFT によって生成された変換係数は勾配マスク 904 に入力される。このマスク 904 は検出器 901 からのしるし(indicia)にตอบสนองして、有力なエッジに関連する係数だけを選択する。図 5 に示すように、有力なエッジが 135° であれば、勾配マスク 904 は、 135° フィルタ (図 5) と名づけたグループに属する係数だけを含むスーパーブロック係数マトリックスを作ることになり、残りの係数はゼロの値にセットされる。このマトリックスは逆 FFT 906 に入力され、係数が変換されてスーパーブロック空間ピクセル・マトリックス 908 が生成される。(アイテム 908 はワーキング・メモリ 41 の一部を表わし、FFT 903 と IFFT 906 は図 4 のエレメント 43 に対応し、勾配マスクは、コントローラ 40 を適切にプログラミングすることにより実現することができる。) スーパーブロックはセクタ 901 に入力され、そこで、紛失ブロックに対応するピクセルのマトリックスが抜き出される。つまり、近隣ブロックの一部を形成するスーパーブロックのピクセル値は除去され、紛失ブロック M だけが残される。このブロック M は方向性フィルタに通されたブロックに対応しており、これは、置換モードがパラメータ r によって示されたとき、空間的にインタポレートされた置換ブロックとして使用することができる。現在の目的では、ブロック M は FFT 914 に入力され、変換されたブロック M' (916) がそこから得られる。さらに、先行フレームからの予測ブロック TR がメモリ 912 からアクセスされ、FFT 914 に入力され、変換されたブロック TR' (918) がそこから得られる。ブロック M' と TR' のそれぞれの FFT 係数は減算器(subtractor) 920 に入力され、そこで、対応するそれぞれの係数の差の絶対値のマトリックスが作られる。それぞれの差 $|M'[i, j] - TR'[i, j]|$ はコンパレータ 922 で変数 "e" と比較される。コンパレータ 922 の出力はセクタ 926 を制御し、セクタはブロック M' と TR' における係数から係数のマトリックス Y [i, j] (927) を形成する。係数 [i, j] に対応する差が "e" より小か等しいときは、セクタ 926 は、ブロック M' 内の M [i, j] 係数を選択するように条件づけられ、この係数は Y [i, j] 係数として使用される。逆に、係数 [i, j] に対応する差が "e" より大であれば、セクタ 926 はブロック TR' 内の TR [i, j] 係数を選択するように条件づけられ、この係数はそれぞれの Y [i, j] 係数として使用される。Y [i, j] マトリックスは逆 FFT エレメント 928 に入力され、そこで

繰り返すことが可能である（なお、エレメント 910 と 926 は図 4 のエレメント 40 に含めることが可能であり、エレメント 920 と 922 はエレメント 42 に含めることが可能であり、エレメント 914 と 928 はエレメント 43 に含めることが可能である。）。

【0055】ブロック 927 の破線で囲んだボックスは、ブロックの係数 $Y[i, j]$ をローパス・フィルタにかけることができることを示している。ローパス・フィルタにかけることは、それぞれのブロック内の高周波数係数を無視または除去するだけで簡単に行なうことができる。また、ローパス・フィルタにかけることは、セクタ 926 で選択プロセスの一部として行なうことが可能であり、相関測定 r の値を基準にして行なうことができる。ローパス・フィルタにかけることを r の関数として行なうと、相対的に低い空間的および時間的相関をもつイメージから発生する、起こり得るアーティファクトが減少するという利点がある。 r の値が大きくなると、フィルタにかけることがほとんど、あるいは全く不要になり、 r の値が小さくなると、フィルタにかける必要が大になる。別の方法として、フィルタにかけることを FFT 914 で行なうと、エレメント 920 と 922 に要求される処理量が減少することになる。この場合には、ブロック M' と TR' は独立に、しかし同じ方法でフィルタにかけられることになる。

【0056】セクタ 926 は、それぞれのデータのブロックの選択を、 r の値を基準にして行なうように構成することも可能である。つまり、セクタにコンパレータを組み入れて、 r をしきい値 TH1 および TH2 と比較するようにすると、ブロック M' または TR' 、あるいは M' と TR' の組合せを、 r の相対的大きさを基準にして選択することが可能になる。

【0057】変数 “ e ” は定数に、あるいはユーザが選択した値に事前プログラムしておくことが可能である。別の方法として、信号の関数として自動的に生成させることも可能である。変数 “ e ” を自動生成する 1 つの方法は図 10 に示されている。図 10 に示すように、現ブロック TOP (1001) と予測された上部ブロック TOPP (1002) のそれぞれのピクセル値は減算器 1003 に入力され、そこで差値のマトリックスが生成される。これらの差値は 2 次元 FFT 1004 で変換され、エレメント 1005 に入力され、そこで変数 “ e ” が差の関数（この例では、差値の変換係数の関数 $F(DIFF)$ ）として生成される。例示した関数 $F(DIFF)$ は変数 “ e ” を、差値の変換係数の 90% 値にセットするものである。別の方法として、変数 e を、スケールファクタ δ （これは実験によって経験的に求めることができる）で重み付けした係数の 1 つの標準偏差 σ の値に等しくなるようにセットすることもできる。

加重値にすることもできる。

【0059】 $e = K4 \times m$

上記において、 $K4$ は実験によって求められた定数である。ビデオ信号の関数である、“ e ” の値を使用して、置換ブロックにおけるそれぞれの $Y[i, j]$ 係数の選択を判断するようにすると、イメージにおける相関変化間の相関差が大きい場合に、エラーを最小限にするという利点がある。

【0060】時間的・空間的にインタポレートされた置換ブロックを生成する別のモードは勾配マスクからセクタ 926 までの破線で部分的に示されている。このモードでは、セクタ 926 は有力な勾配によって条件づけられ、有力な勾配を表わす係数に対応する $M[i, j]$ 係数だけをブロック M' から選択し、ブロック TR' から係数を選択して残りの係数値を得ることにより、マトリックス $Y[i, j]$ を形成するようになっている。

【図面の簡単な説明】

【図 1】イメージを表わすピクセル値のブロックの一部を絵で表わし、本発明の説明を理解するのに役立つ図である。

【図 2】ビデオ信号を伸長する装置と、本発明を具現化するブロック・ベースの隠蔽装置とを示すブロック図である。

【図 3】本発明で使用されるエラー隠蔽のプロセスを絵で表わして示す図である。

【図 4】図 2 のエレメント（プロセッサ）26 で実現することができる隠蔽装置の例を示すブロック図である。

【図 5】有力なイメージ・エッジまたは方向を判断するための方法の説明と、方向性空間的インタポレーションの説明を理解するのに役立つ変換係数を絵で表わして示す図である。

【図 6】動きベクトルがそこからアクセスされて、イメージの動きを評価するためのブロックのロケーションを示す絵図である。

【図 7】図 4 の装置のオペレーションを示すフローチャートである。

【図 8】図 7 のプロセス 61 を部分的に示すフローチャートである。

【図 9】空間的・時間的にインタポレートされたエラー隠蔽ブロックを組み合わせて生成する装置を示すブロック図である。

【図 10】図 9 の装置で使用される変数パラメータ “ e ” を計算する装置を示すブロック図である。

【符号の説明】

10 チューナ／復調器

12 FEC デコーダ

14 レート・バッファ

16 DCT ブロック

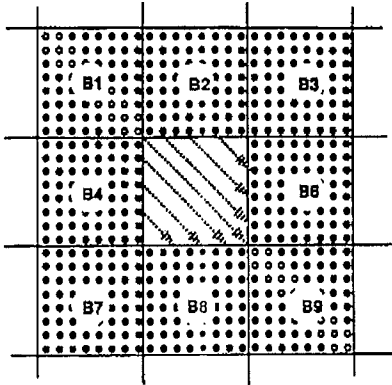
21

22

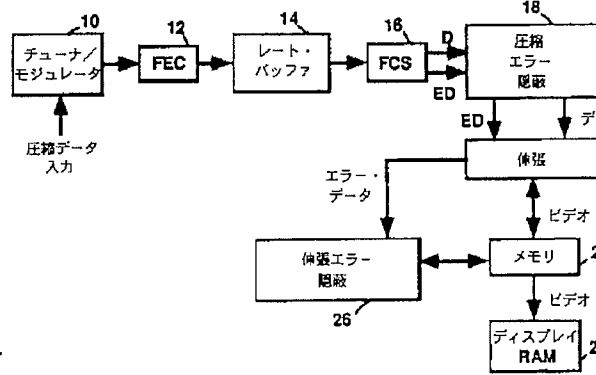
22 メモリ
24 ディスプレイ・メモリ
26 エラー隠蔽プロセッサ

40 隠蔽コントローラ
41 ワーキング・メモリ
42 デジタル信号プロセッサ

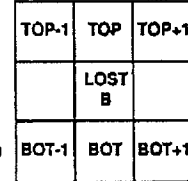
【図1】



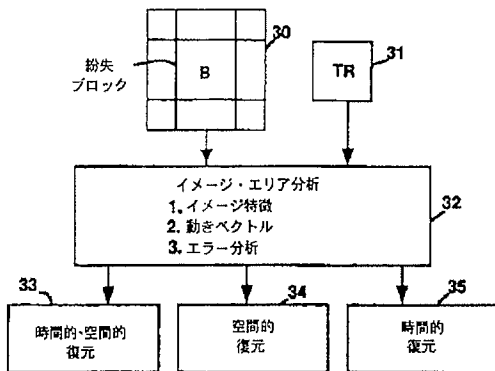
【図2】



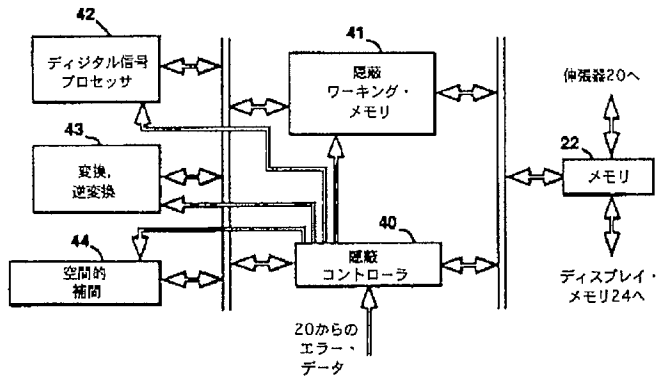
【図6】



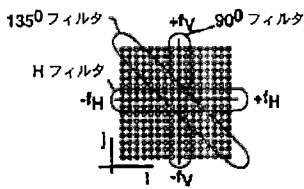
【図3】



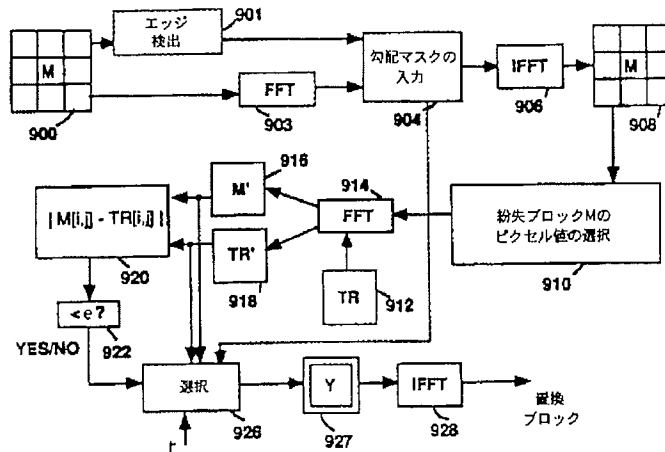
【図4】



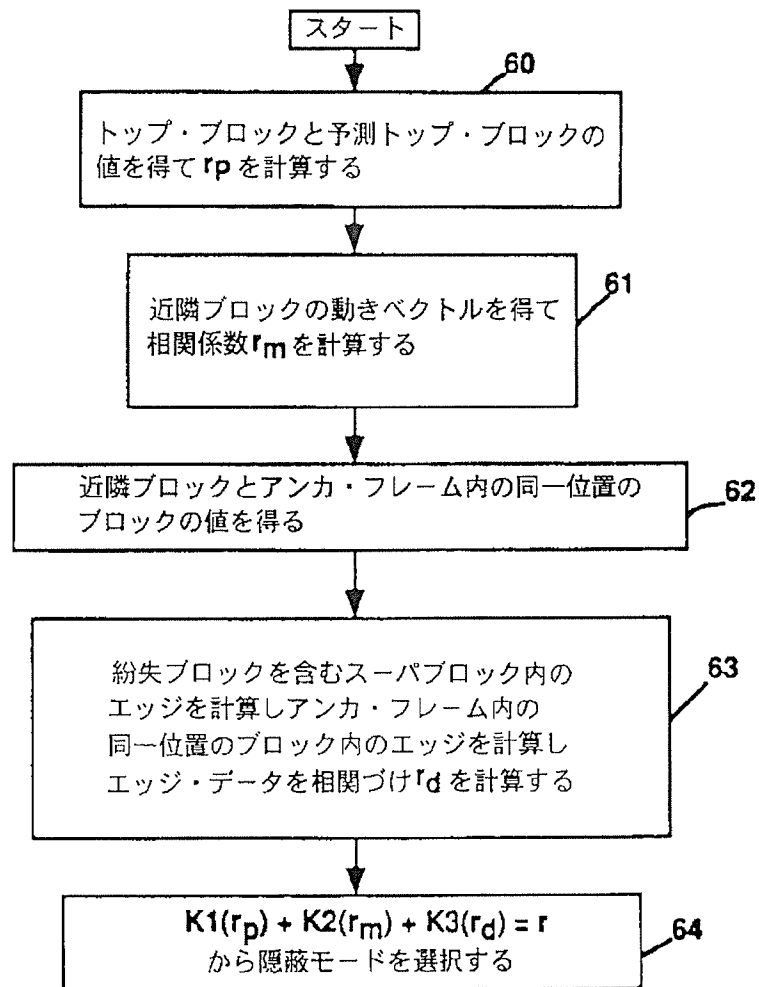
【図5】



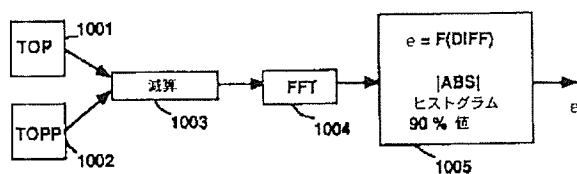
【図9】



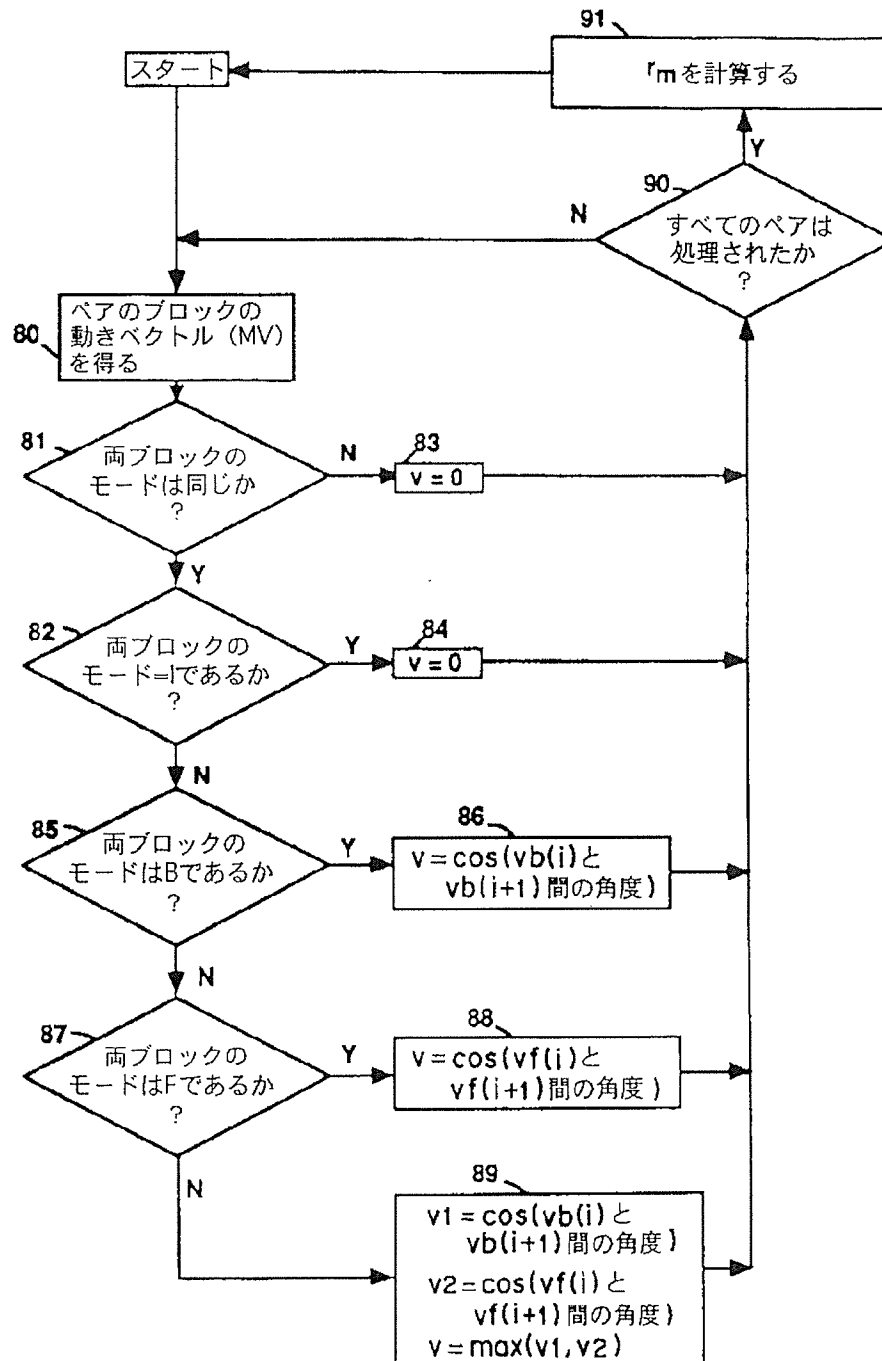
【図 7】



【図 10】



【図8】



フロントページの続き

(72)発明者 フィファン サン
 アメリカ合衆国 08512 ニュージャージー
 ー州 クランベリー キングレット ドラ
 イブ サウス 61

(72)発明者 ウィルソン クウォック
 アメリカ合衆国 95122 カリフォルニア
 州 サンノゼ マクラフリン アヴェニュー
 2195 アパートメント ナンバー 2